

**Principe de fonctionnement  
des périphériques des ordinateurs  
en vue de la programmation**

Patrick Cégielski

Novembre 2018

*Pour Irène et Marie*

## **Legal Notice**

Copyright © 2018 Patrick Cégielski  
Université Paris XII - IUT Sénart-Fontainebleau  
Route forestière Hurtaut  
F-77300 Fontainebleau  
[cegielski@u-pec.fr](mailto:cegielski@u-pec.fr)



# Table des matières

Préface	xv
<b>I Programmation avec les macro-instructions du BIOS</b>	<b>1</b>
<b>1 Programmer avec le BIOS</b>	<b>3</b>
1.1 Étude générale	4
1.1.1 Pseudo-instructions d'un microprocesseur	4
1.1.2 Notion de BIOS	4
1.1.3 Liste des interruptions du BIOS d'IBM	5
1.2 Le clavier	6
1.2.1 Principe d'implémentation du clavier	6
1.2.2 L'interruption 16h	7
1.3 L'affichage : l'interruption 10h	9
1.3.1 Notions sur l'affichage	9
1.3.2 Mode texte	11
1.3.3 Utilisation des attributs	19
1.3.4 Mode graphique	23
1.3.5 Court-circuiter le BIOS	28
1.4 Les disques : les interruptions 0Eh et 13h	32
1.4.1 Organisation des disques	32
1.4.2 Lecture et écriture logique des secteurs	34
1.5 Taille de la mémoire : l'interruption 12h	38
1.6 Le temps : les interruptions 08h et 1Ah	39
1.7 Les ports séries et parallèles	39
1.8 L'impression : interruption 17h	39
1.9 Le système	39
1.10 Bibliographie	40
<b>II Conception des macro-instructions du BIOS</b>	<b>41</b>
<b>2 Architecture du PC</b>	<b>43</b>
2.1 Architecture de l'IBM PC	44
2.2 Le microprocesseur	47
2.2.1 Présentation matérielle du microprocesseur	47
2.2.2 Détail du brochage du microprocesseur 8088	49
2.2.3 Caractéristiques électriques	52

2.3	Les bus . . . . .	53
2.3.1	Caractéristiques électriques des bus . . . . .	53
2.3.2	Bus du 8088 en mode minimum . . . . .	58
2.3.3	Contrôleur de bus 8288 . . . . .	60
2.3.4	Cas de l'IBM PC . . . . .	63
2.4	Commentaire du BIOS : vérifications au démarrage . . . . .	69
2.5	La carte mère . . . . .	70
2.6	Bibliographie . . . . .	71
<b>3</b>	<b>La mémoire de l'IBM PC</b>	<b>73</b>
3.1	Les circuits intégrés de mémoire . . . . .	74
3.1.1	Les ROM . . . . .	74
3.1.2	Technologies RAM . . . . .	79
3.1.3	Caractéristiques d'un circuit intégré de mémoire . . . . .	82
3.2	Interfaçage de la mémoire . . . . .	83
3.2.1	Décodage de l'adresse . . . . .	83
3.3	Cas de l'IBM PC . . . . .	85
3.3.1	Organisation générale de la mémoire en trois secteurs . . . . .	85
3.4	Commentaire du BIOS : test de la mémoire . . . . .	91
3.4.1	Vérification de la mémoire ROM . . . . .	91
3.4.2	Zone de la mémoire vive réservée au BIOS . . . . .	93
3.4.3	Zone de communication du BIOS . . . . .	94
3.4.4	Test de la RAM . . . . .	105
<b>4</b>	<b>Entrées-sorties</b>	<b>107</b>
4.1	Port d'entrée ou de sortie simple . . . . .	108
4.1.1	Principe des entrées-sorties et tamponnage . . . . .	108
4.1.2	Un port d'entrée simple : lecture d'un commutateur DIP . . . . .	110
4.1.3	Un port de sortie simple : déclenchement d'un relais . . . . .	113
4.1.4	Technique de l'interrogation . . . . .	115
4.1.5	Technique de la poignée de main . . . . .	116
4.2	Entrées-sorties avec interface programmable . . . . .	117
4.2.1	Description du PPI 8255 . . . . .	117
4.2.2	Interfaçage du 8255 . . . . .	119
4.2.3	Programmation du PPI 8255 . . . . .	120
4.2.4	Un exemple en mode 0 : un clavier élémentaire . . . . .	122
4.3	Cas de l'IBM-PC . . . . .	125
4.3.1	Affectation des ports . . . . .	125
4.3.2	Utilisation du 8255 . . . . .	126
4.4	Commentaire du BIOS : initialisation du PPI . . . . .	129
<b>5</b>	<b>Pilotage par interruption</b>	<b>131</b>
5.1	Rappels sur l'interruption du microprocesseur . . . . .	132
5.1.1	Principe de l'interruption du microprocesseur . . . . .	132
5.1.2	Cas du 8086 . . . . .	132
5.2	Contrôleur d'interruptions programmable . . . . .	136
5.2.1	Brochage . . . . .	136
5.2.2	Fonctionnement du PIC . . . . .	137
5.2.3	Modes opératoires du PIC . . . . .	138
5.2.4	Programmation des registres de contrôle d'initialisation du PIC . . . . .	139

5.2.5	Programmation des registres de contrôle des opérations du PIC . . . . .	142
5.2.6	Interfaçage . . . . .	146
5.3	Cas de l'IBM-PC . . . . .	147
5.4	Commentaire du BIOS : initialisation du PIC . . . . .	147
<b>6</b>	<b>Le clavier</b>	<b>149</b>
6.1	Principe du clavier . . . . .	150
6.1.1	Clavier simple . . . . .	150
6.1.2	Circuit intégré de détection . . . . .	154
6.2	Aspect matériel . . . . .	155
6.2.1	Disposition des touches . . . . .	155
6.2.2	Clavier intelligent . . . . .	157
6.2.3	Câble . . . . .	158
6.3	Aspect logiciel . . . . .	159
6.3.1	Les codes des touches . . . . .	159
6.3.2	Zone de communication BIOS du clavier . . . . .	164
6.3.3	Le contrôleur de clavier . . . . .	170
6.3.4	Le registre de statut . . . . .	171
6.4	Commentaire du BIOS : ISR de l'interruption 16h . . . . .	173
6.5	Commentaire du BIOS : ISR de l'interruption 9 . . . . .	175
6.5.1	Principe . . . . .	175
6.5.2	Mise dans le tampon . . . . .	176
6.5.3	Cas où le tampon est plein . . . . .	180
6.5.4	Cas d'une touche de décalage . . . . .	181
6.5.5	Cas de la touche de pause . . . . .	184
6.5.6	Cas des combinaisons de touches avec 'Alt' . . . . .	185
6.5.7	Cas des combinaisons de touches avec 'Ctrl' . . . . .	189
6.5.8	Cas de l'appui sur une touche avec ou sans majuscule . . . . .	193
6.6	Évolution du clavier . . . . .	197
6.6.1	Disposition des touches . . . . .	197
6.6.2	Câble . . . . .	199
6.6.3	Programmation du clavier . . . . .	200
<b>7</b>	<b>L'affichage en mode texte</b>	<b>203</b>
7.1	Principe physique d'un moniteur . . . . .	204
7.1.1	Tube cathodique . . . . .	204
7.1.2	Principe d'une carte graphique . . . . .	207
7.2	Le contrôleur graphique Motorola 6845 . . . . .	208
7.2.1	Génération des caractères en mode texte . . . . .	208
7.2.2	Description du brochage du MC6845 . . . . .	210
7.2.3	Les registres internes du 6845 . . . . .	212
7.3	La carte graphique MDA . . . . .	215
7.3.1	Caractères affichés . . . . .	216
7.3.2	Structure de la mémoire graphique . . . . .	218
7.3.3	La table des caractères . . . . .	219
7.3.4	Ports associés . . . . .	220
7.3.5	Initialisation du contrôleur graphique . . . . .	221
7.4	La carte graphique CGA . . . . .	222
7.4.1	Caractères affichés . . . . .	222
7.4.2	Affichage point à point . . . . .	223

7.4.3	Structure de la mémoire graphique . . . . .	223
7.4.4	La table des caractères . . . . .	223
7.4.5	Ports associés . . . . .	224
7.4.6	Initialisation du contrôleur graphique . . . . .	226
7.5	Commentaire du BIOS : l'ISR de l'interruption 10h . . . . .	227
7.5.1	Zone de communication vidéo du BIOS . . . . .	227
7.5.2	Mémoire graphique . . . . .	227
7.5.3	Détermination de la fonction . . . . .	228
7.5.4	Détermination de la position d'un caractère . . . . .	230
7.5.5	Affichage d'un caractère à la position du curseur . . . . .	231
7.5.6	Affichage d'un caractère à la position du curseur sans changement d'attribut . . . . .	233
7.5.7	Spécification du mode graphique . . . . .	234
7.5.8	Spécification de la forme du curseur . . . . .	239
7.5.9	Spécification de la position du curseur . . . . .	240
7.5.10	Spécification de la page active . . . . .	241
7.5.11	Consultation des données du curseur . . . . .	242
7.5.12	Spécification de la palette de couleurs pour le mode graphique . . . . .	243
7.5.13	Consultation du mode graphique . . . . .	244
7.5.14	Défilement vers le haut . . . . .	245
7.5.15	Défilement vers le bas . . . . .	249
7.5.16	Lecture du caractère affiché à la position du curseur . . . . .	251
7.6	Historique . . . . .	252
7.6.1	Tube cathodique . . . . .	252
7.7	Bibliographie . . . . .	255
<b>8</b>	<b>L'horloge du PC</b> . . . . .	<b>257</b>
8.1	Le contrôleur d'horloge 8284 . . . . .	258
8.1.1	Brochage du 8284 . . . . .	258
8.1.2	Schéma du circuit . . . . .	260
8.2	Le temporisateur 8253 . . . . .	261
8.2.1	Brochage du 8253 . . . . .	261
8.2.2	Initialisation du 8253 . . . . .	263
8.2.3	Cas de l'IBM-PC . . . . .	265
8.3	Commentaire du BIOS : initialisation du 8253 . . . . .	268
8.3.1	Vérification du temporisateur 1 . . . . .	268
8.3.2	Vérification de la vitesse du temporisateur . . . . .	269
<b>9</b>	<b>L'accès direct à la mémoire</b> . . . . .	<b>271</b>
9.1	Partage des bus . . . . .	272
9.2	Le 8237 . . . . .	273
9.2.1	Canaux . . . . .	273
9.2.2	Le brochage . . . . .	273
9.2.3	Accès aux registres internes . . . . .	275
9.2.4	Transfert . . . . .	277
9.2.5	Description des registres internes . . . . .	278
9.3	Cas de l'IBM PC/XT . . . . .	284
9.3.1	Interfaçage . . . . .	284
9.3.2	Registres de page . . . . .	286
9.3.3	Taux de transfert . . . . .	287
9.4	Commentaire du BIOS : initialisation du DMA . . . . .	288

<b>10 Le lecteur de disquette</b>	<b>291</b>
10.1 Description matérielle d'une disquette . . . . .	292
10.1.1 Les principes physiques de l'enregistrement magnétique . . . . .	293
10.1.2 Disquette . . . . .	295
10.1.3 Lecteur de disquette . . . . .	296
10.1.4 Modèle de répartition des données sur une disquette . . . . .	297
10.1.5 Codage d'un bit sur une disquette . . . . .	299
10.1.6 Codage des secteurs . . . . .	301
10.2 Contrôleur de lecteur de disquette . . . . .	303
10.2.1 Brochage du PD765 . . . . .	303
10.2.2 Les registres du FDC . . . . .	307
10.2.3 Le jeu de commandes du FDC . . . . .	309
10.3 Cas de l'IBM PC . . . . .	321
10.4 Commentaire du BIOS : lecteur de disquette . . . . .	321
10.4.1 Zone de communication du BIOS concernant le lecteur de disquette . . . . .	321
10.4.2 Choix de la fonction . . . . .	322
10.4.3 Réinitialisation . . . . .	327
10.4.4 Statut . . . . .	332
10.4.5 Lecture . . . . .	333
10.4.6 Vérification . . . . .	340
10.4.7 Formatage . . . . .	340
10.4.8 Écriture . . . . .	341
10.5 Historique . . . . .	341
10.6 Bibliographie . . . . .	341
<b>III Le BIOS et le démarrage de l'ordinateur</b>	<b>343</b>
<b>11 Le BIOS et le démarrage de l'ordinateur</b>	<b>345</b>
11.1 Démarrage d'un ordinateur et ROM BIOS . . . . .	346
11.1.1 Rappel sur le démarrage d'un microprocesseur . . . . .	346
11.1.2 Nécessité de la ROM BIOS . . . . .	346
11.1.3 Que placer dans la ROM BIOS? . . . . .	347
11.1.4 Contenu de la ROM BIOS . . . . .	348
11.1.5 Listing du BIOS . . . . .	349
11.1.6 Version du BIOS . . . . .	349
11.1.7 Numéro de série et copyright . . . . .	350
11.2 Les tests au démarrage (POST) . . . . .	351
11.2.1 Grandes étapes . . . . .	351
11.2.2 Test du microprocesseur . . . . .	351
11.2.3 Initialisations temporaires . . . . .	352
11.2.4 Initialisation du PPI . . . . .	352
11.2.5 Vérification de la ROM . . . . .	352
11.2.6 Initialisation du DMA . . . . .	352
11.2.7 Vérification de la RAM . . . . .	353
11.2.8 Initialisation de la pile temporaire . . . . .	356
11.2.9 Initialisation du contrôleur des interruptions matérielles . . . . .	356
11.2.10 Affectation temporaire des vecteurs d'interruption . . . . .	357
11.2.11 Détermination de la configuration . . . . .	361
11.2.12 Test du clavier . . . . .	362

11.2.13	Initialisation de l'affichage . . . . .	367
11.2.14	Vérification et exécution des ROM optionnelles . . . . .	370
11.2.15	Test du contrôleur d'interruption . . . . .	378
11.2.16	Vérification du temporisateur . . . . .	379
11.2.17	Test du clavier . . . . .	380
11.2.18	Affectation de la table des vecteurs d'interruptions matérielles . . . . .	381
11.2.19	Test des cartes d'extension . . . . .	382
11.2.20	Test de la mémoire vive additionnelle . . . . .	384
11.2.21	Test de la mémoire ROM optionnelle . . . . .	387
11.2.22	Test du lecteur de disquette . . . . .	388
11.2.23	Initialisation du tampon du clavier . . . . .	389
11.2.24	Activation de l'imprimante . . . . .	390
11.3	L'interruption 19h : chargement du système d'exploitation . . . . .	393

# Table des figures

2.1	Carte mère du PC . . . . .	44
2.2	Boîtier du 8088 . . . . .	47
2.3	Broches du 8088 . . . . .	48
2.4	Rôle de la broche ALE du 8088 . . . . .	50
2.5	Effets du phénomène de réflexion . . . . .	56
2.6	Terminateur actif . . . . .	57
2.7	Signaux de contrôle du 8088 . . . . .	58
2.8	Réalisation des signaux de contrôle du 8088 . . . . .	59
2.9	Réalisation des bus avec le 8088 en mode minimum . . . . .	59
2.10	Brochage du 8288 . . . . .	60
2.11	Les bus sur l'IBM PC . . . . .	63
2.12	La bascule 74LS373 . . . . .	64
2.13	Le tampon bidirectionnel 74LS245 . . . . .	65
2.14	Engendrement du signal AEN . . . . .	66
2.15	Diagramme temporel du 8088 . . . . .	67
2.16	Le tampon octal 74LS244 . . . . .	68
3.1	ROM programmable par masque . . . . .	74
3.2	PROM à un coup . . . . .	75
3.3	EPROM . . . . .	76
3.4	Programmation des EPROM . . . . .	76
3.5	RAM statique . . . . .	79
3.6	RAM dynamique . . . . .	80
3.7	Principe du décodage d'adresse . . . . .	83
3.8	Le 74LS138 utilisé pour le décodage d'adresse . . . . .	84
3.9	Sélection des adresses de ROM pour l'IBM PC . . . . .	86
3.10	Sélection des adresses de DRAM pour l'IBM PC . . . . .	88
3.11	Connexion de la DRAM sur l'IBM PC . . . . .	89
4.1	Conception d'un port sortant . . . . .	108
4.2	Conception d'un port entrant . . . . .	109
4.3	Commutateurs DIP . . . . .	110
4.4	Connexion des DIP . . . . .	111
4.5	Connexion de huit bascules au microprocesseur . . . . .	113
4.6	Connexion à un relais . . . . .	114
4.7	Interface de périphérique programmable 8255 . . . . .	117
4.8	Liaison du périphérique programmable 8255 avec le 8088 . . . . .	119
4.9	L'octet de contrôle du périphérique programmable 8255 . . . . .	120

4.10	Interfaçage d'un clavier au périphérique programmable 8255 . . . . .	122
4.11	Algorithme de gestion du clavier . . . . .	124
4.12	Décodage de l'adresse de port . . . . .	125
4.13	Connexion du 8255 sur l'IBM PC . . . . .	126
5.1	Prise en charge des interruptions . . . . .	133
5.2	Interfaçage des interruptions (1) . . . . .	134
5.3	Interfaçage des interruptions (2) . . . . .	134
5.4	Le PIC 8259 . . . . .	136
6.1	Clavier simple . . . . .	150
6.2	Clavier PC/XT . . . . .	155
6.3	Disposition des touches du clavier PC/XT . . . . .	155
6.4	Matrice d'un clavier . . . . .	157
6.5	Câble du clavier du PC . . . . .	158
6.6	Numérotation des touches du clavier PC/XT . . . . .	160
6.7	Contrôleur du clavier . . . . .	170
6.8	Clavier PC/AT . . . . .	197
6.9	Disposition des touches du clavier PC/AT . . . . .	197
6.10	Les quatre parties d'un clavier MF II . . . . .	198
6.11	Codes de recherche du clavier PC/AT . . . . .	200
6.12	Codes de recherche du clavier PC/MF II . . . . .	200
7.1	Principe du tube cathodique . . . . .	204
7.2	Principe de l'entrelacement . . . . .	205
7.3	Principe d'une carte graphique . . . . .	207
7.4	Numérotation des lignes et colonnes de l'écran d'un moniteur . . . . .	208
7.5	Aspect du contrôleur graphique Motorola MC6845 . . . . .	210
7.6	Brochage du contrôleur graphique Motorola MC6845 . . . . .	211
7.7	Affichage du caractère 'O' . . . . .	213
7.8	Caractères affichés (1) . . . . .	215
7.9	Caractères affichés (2) . . . . .	216
7.10	Structure d'un élément de la mémoire graphique . . . . .	217
7.11	Motif d'un caractère . . . . .	219
7.12	Annonce de l'invention de l'oscilloscope en février 1897 . . . . .	253
7.13	Le tube de Braun est un tube de Crookes ayant un écran de mica interne recouvert d'une peinture phosphorescente . . . . .	254
8.1	Brochage du 8284 . . . . .	258
8.2	Équivalent du 8284 . . . . .	260
8.3	Brochage du 8253 . . . . .	261
8.4	Sélection du port du 8253 . . . . .	265
8.5	Utilisation du 8253 . . . . .	265
9.1	DMA et bus . . . . .	272
9.2	Le brochage du DMAC 8237 . . . . .	273
9.3	Interfaçage du 8237 . . . . .	276
9.4	Interfaçage du DMAC 8237 dans le cas de l'IBM-PC . . . . .	284
9.5	Interfaçage du DMAC 8237 dans le cas de l'IBM-PC (2) . . . . .	285
9.6	Le 74LS670 . . . . .	286

9.7	Décodage des adresses pour le DMA . . . . .	286
10.1	Disquettes de 8, 5.25 et 3.5 pouces . . . . .	292
10.2	Le phénomène d'hystérésie . . . . .	293
10.3	Description des disquettes de 5,25 et de 3,5 pouces . . . . .	295
10.4	Principe d'un lecteur de disquette . . . . .	296
10.5	Modèle de répartition des données sur une disquette . . . . .	297
10.6	Codage d'un bit sur une disquette . . . . .	299
10.7	Codage d'un secteur sur une disquette . . . . .	301
10.8	Brochage du PD765 de NEC . . . . .	303



# Préface

Nous avons vu comment programmer en langage machine, en utilisant les instructions du microprocesseur (plus précisément du i8088). Nous avons obtenu de vrais programmes en utilisant **debug**, pour vérifier les changements intervenus en mémoire vive (à titre d'affichage) ou pour placer en mémoire vive les paramètres nécessaires au déroulement du programme (à titre de saisie).

On aimerait, bien sûr, effectuer de vraies saisies au clavier et un vrai affichage à l'écran, et même conserver des données sur le disque dur.

La saisie, l'affichage et la conservation des données sur le disque dur (ou toute autre mémoire de masse) ne sont pas natifs sur les microprocesseurs. Seule l'entrée d'un seul octet depuis un périphérique et l'écriture d'un seul octet sur celui-ci sont prévues, comme nous l'avons vu, sous la forme très des instructions **in** et **out**.

Il faut étudier la constitution des périphériques pour aller plus loin.

De façon générale, on peut modéliser un périphérique comme étant constitué de deux parties : une partie dite *matérielle* et un **contrôleur**. Le contrôleur est une partie électronique comportant des **broches** reliées, directement ou le plus souvent indirectement, à des broches du microprocesseur.

La liaison est donc, le plus souvent, indirecte en utilisant quelques circuits électroniques, intégrés ou non, d'une complexité bien moindre que celle d'un microprocesseur, et donc d'un coût également bien moindre.

On appelle **coupleurs** ces circuits intégrés auxiliaires. De façon générale, un *coupleur* est un organe destiné à assurer une liaison entre deux systèmes. Il existe ainsi, par exemple, des coupleurs mécaniques, permettant la transmission d'un mouvement d'un organe d'une machine à un autre.

Les communications entre le contrôleur d'un périphérique, ou d'un coupleur, et le microprocesseur s'effectue en envoyant ou en lisant des données dans des **registres internes du périphérique** (ou du coupleur), l'analogue des registres du microprocesseur.

Le concepteur d'un ordinateur a besoin d'en savoir beaucoup sur chacun de ces périphériques et de ces coupleurs (la tension électrique et l'intensité permises, etc.). Le programmeur n'a, lui, qu'à connaître l'**interfaçage** du périphérique au microprocesseur (essentiellement pour connaître les adresses de port utilisées) et les fonctions des registres internes du périphérique ou des coupleurs.

L'objet de ce livre est d'en montrer, dans la seconde partie, quelques exemples, permettant en particulier la saisie au clavier, l'affichage à l'écran et la conservation des données sur le disque dur.

Comme nous nous en apercevrons, il serait difficile de demander à tous les programmeurs d'applications de traiter ainsi directement les entrées-sorties sur les périphériques, même les plus courants. Ce serait de plus redondant dans chaque équipe de développement. Il vaut mieux qu'une équipe dédiée de programmeurs conçoive soigneusement une *bibliothèque* de sous-programmes, mise à la disposition de tous les programmeurs.

Nous avons vu comment concevoir et utiliser un sous-programme en langage machine. Pour une raison d'efficacité, on préfère en général utiliser des *interruptions logicielles* pour implémenter une telle bibliothèque de sous-programmes d'entrées-sorties.

Rappelons qu'on fait appel à une interruption logicielle par l'instruction (écrite ici en langage symbolique) :

**int n**

la routine de service de l'interruption spécifiée se trouvant à une adresse mémoire donnée par un emplacement mémoire spécifié par les concepteurs du microprocesseur, dépendant du numéro *n* de l'interruption. Les paramètres sont passés en utilisant, autant que faire se peut, les registres du microprocesseur et, si c'est insuffisant, des emplacements de mémoire vive.

Les routines de service peuvent être placées en mémoire ROM (mais il est alors difficile de les changer, et donc de les faire évoluer) ou en mémoire RAM (mais il faut alors les charger à chaque démarrage de l'ordinateur, ou tout au moins lorsqu'on en a besoin).

Traditionnellement les routines de service liées à la saisie au clavier, à l'affichage à l'écran et à la lecture et l'écriture d'un secteur de disque sont implémentées par des interruptions logicielles placées en mémoire ROM, en constituant ce qui est appelé le **BIOS** (*Basic Input Output System*).